

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7 - 3 2 1 7 9 6

(43) 公開日 平成 7 年 (1995) 12 月 8 日

(51) Int. Cl. ⁶

H04L 12/28

7/08

H04Q 3/00

識別記号

庁内整理番号

F I

技術表示箇所

Z

9466-5K

H04L 11/20

G

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号 特願平 6 - 1 0 7 0 1 2

(22) 出願日 平成 6 年 (1994) 5 月 20 日

(71) 出願人 0 0 0 0 0 4 2 2 6

日本電信電話株式会社

東京都千代田区内幸町一丁目 1 番 6 号

(72) 発明者 佐藤 裕昭

東京都千代田区内幸町一丁目 1 番 6 号 日
本電信電話株式会社内

(72) 発明者 山中 直明

東京都千代田区内幸町一丁目 1 番 6 号 日
本電信電話株式会社内

(74) 代理人 弁理士 井出 直孝 (外 1 名)

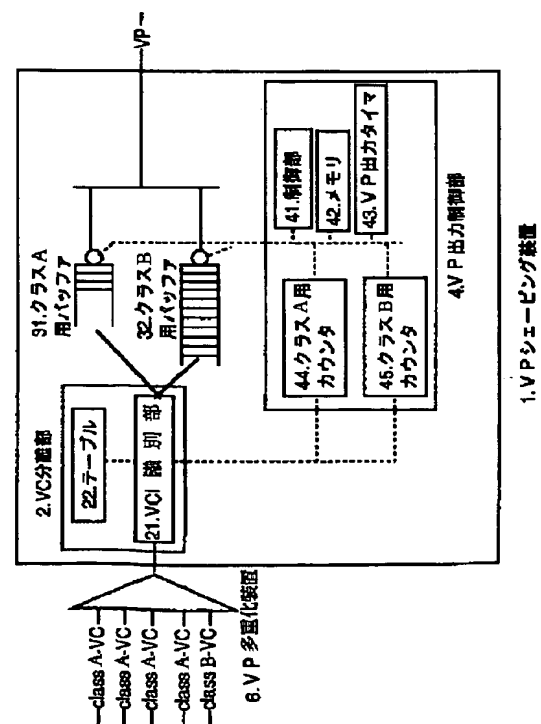
(54) 【発明の名称】 バーチャルバスシェーピング装置

(57) 【要約】

【目的】 異なる通信品質のサービスを一つの VP により伝送する。

【構成】 サービス品質毎にセルを別々のバッファに蓄積し、蓄積されているセル数を計測する。高品質サービスのセルがバッファに蓄積されていればこれを優先的に出力し、蓄積されていなければ遅延を許容するサービスのセルを出力する。また、遅延を許容するサービスのセルの蓄積数がある値以上になったら、先頭からある数だけセルを廃棄したり、バッファの先頭セルがあらかじめ定められた時間以上出力されないときこのセルを廃棄することによりバッファの溢れを防止する。

【効果】 網資源を有効に利用することができる。通信コストを低減することができる。



【特許請求の範囲】

【請求項1】 低遅延を保証するサービスのバーチャルチャネルと、遅延を許容するサービスのバーチャルチャネルとが存在するATM転送方式に用いられ、到着するセルの出力を制御してバーチャルパスのセル間隔を再生するバーチャルパスシェーピング装置において、前記低遅延を保証するサービスのバーチャルチャネルのセルを蓄積する第一のバッファと、前記遅延を許容するサービスのバーチャルチャネルのセルを蓄積する第二のバッファと、到着するセルのバーチャルチャネル識別子を識別して当該サービスごとのバッファに振り分ける手段と、前記第一および第二のバッファに蓄積されているセル数を計測する手段と、バーチャルパス上のセル出力間隔を計測する手段と、前記バッファに蓄積されているセル数を計測する手段および前記バーチャルパス上のセル出力間隔を計測する手段の計測結果に基づき、前記低遅延を保証するサービスのバーチャルチャネルのセルを前記遅延を許容するサービスのバーチャルチャネルのセルに優先してバーチャルパス上に出力してバーチャルパス上のセル間隔が一定になるように制御する出力制御手段とを備えたことを特徴とするバーチャルパスシェーピング装置。

【請求項2】 前記出力制御手段は、前記第一のバッファにセルが蓄積されたときこのバッファからセルを出力させ、このバッファにセルの蓄積がないとき前記第二のバッファに蓄積されたセルを出力させる制御手段を含む請求項1記載のバーチャルパスシェーピング装置。

【請求項3】 前記第二のバッファのセル蓄積数が閾値を越えたときこのバッファの先頭からあらかじめ定められた数のセルを廃棄する手段を含む請求項1または2記載のバーチャルパスシェーピング装置。

【請求項4】 前記第二のバッファの先頭セルの待ち時間を計測する手段が設けられ、この待ち時間が閾値を越えたときこの先頭セルを廃棄する手段を含む請求項1または2記載のバーチャルパスシェーピング装置。

【請求項5】 前記第一のバッファおよび前記第二のバッファは共通のメモリであり、前記低遅延を保証するサービスのセルを蓄積するアドレスと前記遅延を許容するサービスのセルを蓄積するアドレスとが異なる請求項1ないし4のいずれかに記載のバーチャルパスシェーピング装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はATM(Asynchronous Transfer Mode:非同期転送モード)転送方式に利用する。本発明はバーチャルパス(以下VPという)におけるセル転送遅延ゆらぎを吸収するためのトラヒック制御装置に利用する。本発明は通信網資源の有効利用技術に関する。

【0002】

【従来の技術】 ATM転送方式では、セルと呼ばれる固定長のパケットを転送する。ATM網において、バーチャルチャネル(以下VCという)は、VPに多重化されるが、ATM転送方式における多重化は非同期で行うため、多重化装置やスイッチその他を経由すると、バッファ内での待ち時間の相違によりセル転送遅延ゆらぎが発生する。このセル転送遅延ゆらぎが発生すると、セル間隔が小さくなることがあるためVP上でバーストトラヒックとなる。この場合、VPのセル損失条件を保証するためには、VCの帯域の総和よりも大きい帯域を割り当てなければならず、通信網資源の使用効率が低下する。この問題を解決するために、VP上のセル間隔を再生して一定にするバーチャルパスシェーピング装置(以下VPシェーピング装置という)が提案されている。この従来のVPシェーピング装置の構成の概要を図9を参照して説明する。図9は従来例装置の要部構成図である。

【0003】 図9ではセルを#1、#2、#3で表し、セルは図の左から右へ進行しているものとする。図9において、VPシェーピング装置1および1'は、セルを蓄積するバッファ20および20'と、このバッファ20および20'からのセル出力タイミングを制御するセル出力制御部3および3'を備えている。VP多重化装置6および6'は、到来するVCを多重化してVPとしてVPシェーピング装置1および1'に入力する。このVPシェーピング装置1および1'は、低遅延を保証するサービス(サービス品質A)のVCを扱うVPシェーピング装置1と、遅延を許容するサービス(サービス品質B)のVCを扱うVPシェーピング装置1'とがそれぞれ設けられており、それぞれのVPシェーピング装置1および1'によりシェーピングされる。

【0004】 それぞれのサービスごとのVP多重化装置6または6'により多重化されたセルは、#1、#2、#3の順序で、VPシェーピング装置1または1'に到着し、バッファ20または20'に格納される。ここで、サービス品質AのサービスをクラスAサービスと呼び、サービス品質BのサービスをクラスBサービスと呼ぶことにする。セル出力制御部3または3'はあらかじめ定められた一定間隔でバッファ20または20'からセルを読み出すことにより、セルをVP上で一定間隔になるように制御する。

【0005】

【発明が解決しようとする課題】 従来のVPシェーピング装置では、VPをサービス品質毎に分けているため、サービス品質の異なるVCのセルは別々のVPに多重化される。したがって、従来のVPシェーピング装置では、同一品質のVC数が少ない場合には、統計多重効果が小さく、セルの最大待ち時間を保証するためには、セルの平均到着速度よりも大きな速度でVPシェーピング装置内のバッファからセルを出力しなければならない。

従来のVPシェーピング装置において、VC速度を64 kbpsとし、VPシェーピング装置内のセル待ち時間が1ms以下となるようにセルを出力した場合のVPの帯域使用率の上限値の計算結果を図10に示す。図10は遅延条件を満足する帯域使用率の上限値を示す図である。横軸にVC数を取り、縦軸にVPの最大帯域使用率をとる。図10に示す使用率を越えてセルを転送すると、VPシェーピング装置内での遅延は1msを越えてしまう。例えば、前述のトラフィック条件では、VC数が100本以下の場合には、VPの帯域使用率を0.9以上10にすることはできないし、さらに20本以下の場合には、VPの帯域使用率を半分以上にしなければならない。このように、VCの本数が少ないほど、平均的に使用する帯域に比べて、VPの割当て帯域の比率が大きくなり、網資源を有効に利用できないという問題がある。

【0006】本発明は、このような背景に行われたものであり、VPごとのセル間隔を再生するとともに、遅延に対する品質要求の厳しいVCを収容する高品質のVPの空き帯域に、遅延に対する要求の寛容なVCのセルを転送し、網資源を有効に利用することができるVPシェーピング装置を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明は、VPシェーピング装置において、VC I値を読み取る手段と、VCごとにクラスAサービスのVCかクラスBサービスのVCかを登録する手段と、クラスAサービスのVC用のバッファとクラスBサービスのVC用のバッファを設けることにより、クラスAサービスのVCのセルとクラスBサービスのVCのセルを別々の出力待ち行列に整列させ、クラスAサービスのVCとクラスBサービスのVCとを同一VPに多重化することを特徴とする。

【0008】すなわち、本発明は、低遅延を保証するサービス、すなわちクラスAサービスのVCと、遅延を許容するサービス、すなわちクラスBサービスのVCとが存在するATM転送方式に用いられ、到着するセルの出力を制御してVPのセル間隔を再生するVPシェーピング装置である。

【0009】ここで、本発明の特徴とするところは、前記クラスAサービスのバーチャルチャネルのセルを蓄積する第一のバッファと、前記クラスBサービスのバーチャルチャネルのセルを蓄積する第二のバッファと、到着するセルのVC I (Virtual channel Identifier: VC識別子) を識別して当該サービスごとのバッファに振り分ける手段と、前記第一および第二のバッファに蓄積されているセル数を計測する手段と、VP上のセル出力間隔を計測する手段と、前記バッファに蓄積されているセル数を計測する手段および前記VP上のセル出力間隔を計測する手段の計測結果に基づき、前記クラスAサービスのVCのセルを前記クラスBサービスのVCのセルに優先してVP上に出力してVP上のセル間隔が一定になるよ

うに制御する出力制御手段とを備えるところにある。

【0010】前記出力制御手段は、前記第一のバッファにセルが蓄積されたときこのバッファからセルを出力させ、このバッファにセルの蓄積がないとき前記第二のバッファに蓄積されたセルを出力させる制御手段を含むことが望ましい。

【0011】以上の構成により、本発明では、VPシェーピング装置において、優先的にクラスAサービスのセルを出力し、その切れ間にクラスBサービスのセルを出力するように制御されるので、同一VP上にクラスAサービスのセルとクラスBサービスのセルとを多重化することができる。

【0012】前記第二のバッファのセル蓄積数が閾値を越えたときこのバッファの先頭からあらかじめ定められた数のセルを廃棄する手段を含むことが望ましい。

【0013】前記第二のバッファの先頭セルの待ち時間を計測する手段が設けられ、この待ち時間が閾値を越えたときこの先頭セルを廃棄する手段を含むことが望ましい。これにより、クラスBサービスのセルがバッファから溢れることを防ぐことができる。

【0014】前記第一のバッファおよび前記第二のバッファは共通のメモリであり、前記低遅延を保証するサービスのセルを蓄積するアドレスと前記遅延を許容するサービスのセルを蓄積するアドレスとが異なる構成とすることもできる。これによりバッファメモリ量を低減することができる。

【0015】

【作用】クラスAサービスと、クラスBサービスとを区別し、サービス品質毎にセルを別々の出力待ち行列に整列させ、二種類のサービスのVCのバッファに蓄積されているセル数を計測するカウンタを設け、遅延およびセル損失条件を定めたVCのセルがバッファに蓄積されていればこれを優先的に出力し、遅延およびセル損失条件を定めたVCのセルがバッファに蓄積されていなければ、遅延を許容するVCのセルを出力する。

【0016】また、遅延を許容するVCのセルの蓄積数がある値以上になったら、先頭からある数だけセルを廃棄することはバッファの溢れを防ぐ上で有効である。

【0017】あるいは、遅延を許容するサービスのセルを蓄積するバッファの先頭セルがあらかじめ定められた時間以上出力されないときこのセルを廃棄することは、バッファの溢れを防ぐ上で有効である。

【0018】すなわち本発明は、低遅延を要求するVCのセルを転送するVPの空き帯域を用いて、遅延を許容するVCのセルを転送することにより、VPの帯域使用率を大きくし網資源を有効に利用することができる。このように低遅延を要求するセルを優先的に出力することにより、低遅延を要求するサービスの遅延条件を守ることができる。さらに、遅延を許容するサービスのセルのバッファにおける待ち数または待ち時間を制限すること

によりバッファの溢れを防ぐことができる。

【0019】

【実施例】本発明第一実施例の構成を図1を参照して説明する。図1は本発明第一実施例装置のブロック構成図である。

【0020】本発明は、クラスAサービスのVCと、クラスBサービスのVCとが存在するATM転送方式に用いられ、到着するセルの出力を制御してVPのセル間隔を再生するVPシェーピング装置1である。

【0021】ここで、本発明の特徴とするところは、クラスAサービスのVCのセルを蓄積するクラスA用バッファ31と、クラスBサービスのVCのセルを蓄積するクラスB用バッファ32と、到着するセルのVCIを識別して当該サービスごとのバッファに振り分ける手段としてのVC分離部2と、クラスA用バッファ31およびクラスB用バッファ32に蓄積されているセル数を計測する手段としてのクラスA用カウンタ44およびクラスB用カウンタ45と、VP上のセル出力間隔を計測する手段としてのVP出力タイマ43と、クラスA用カウンタ44およびクラスB用カウンタ45およびVP出力タイマ43の計測結果に基づき、クラスAサービスのVCのセルをクラスBサービスのVCのセルに優先してVP上に出力してVP上のセル間隔が一定になるように制御する出力制御手段としての制御部41とを備えるところにある。

【0022】制御部41は、クラスA用バッファ31にセルが蓄積されたときこのバッファからセルを出力させ、このバッファにセルの蓄積がないときクラスB用バッファに蓄積されたセルを出力させる制御手段を含んでいる。

【0023】また、クラスB用バッファのセル蓄積数が閾値を越えたときこのバッファの先頭からあらかじめ定められた数のセルを廃棄する手段を制御部41に含んでいる。

【0024】VC分離部2はVCIの値を読み取るVCI識別部21と、各VCのサービスクラスを登録しておくテーブル22により構成されている。VP出力制御部4は、前述した制御部41、VP出力タイマ43、クラスA用カウンタ44、クラスB用カウンタ45の他に、VP設定時にVPの最小セル間隔を記憶するメモリ42を含んでいる。図中の実線はセルの経路を示し破線は制御信号線を表す。

【0025】次に、本発明第一実施例の動作を図2および図3を参照して説明する。図2は本発明第一実施例のVC分離部2の動作を示すフローチャートである。図3は本発明第一実施例のVP出力制御部4の動作を示すフローチャートである。まず、セルがVPシェーピング装置1に到着した場合のVC分離部2の動作を図2を参照して説明する。VCI識別部21でセルのヘッダにあるVCI値を読み取り(S1)、テーブル22を参照し

(S2)、クラスAサービス(以下、クラスAと略す)のセルであれば(S3)、クラスA用バッファ31に送り(S4)、クラスA用カウンタ44に“1”を加算する(S5)。クラスBサービス(以下、クラスBと略す)のセルであれば(S3)、クラスB用バッファ32に送り(S6)、クラスB用カウンタ45に“1”を加算する(S7)。

【0026】VP出力制御部4では、あらかじめ割当てたVPの帯域をもとにVPの最小セル間隔をメモリ42にあらかじめ記憶しておき、VP出力タイマ43がVPシェーピング装置1より直前に出力されたセルとの間隔を計測している。

【0027】続いて、VP出力制御部4の動作を図3を参照して説明する。VP出力タイマ43の計測値がメモリ42に記憶されたVPの最小セル間隔以上になったら(S11)、クラスA用カウンタ44の値を調べ、その値が“0”でなければ(S12)、クラスA用バッファ31から先頭セルを出力し(S13)、クラスA用カウンタ44から“1”を減算する(S14)。次にクラスB用カウンタ45の値があらかじめ定められたメモリ42に記憶された最大値以上であれば(S15)、クラスB用バッファ32の先頭から、メモリ42に記憶されたあらかじめ定められたセル数だけ廃棄する(S21)。クラスB用カウンタから廃棄した数を減算する(S22)。その後、VP出力タイマ43をリセットし再スタートさせる(S16)。クラスA用カウンタ44の値が“0”であれば(S12)、クラスB用カウンタ45の値を調べ、その値が“0”でなければクラスB用バッファ32から先頭セルを出力し(S18)、クラスB用カウンタ45の値から“1”を減算し(S19)、VP出力タイマ43をリセットし再スタートさせる(S16)。このとき、クラスB用カウンタ45に送出すべきセルがなければ空セルを出力する(S20)。

【0028】次に、本発明第二実施例を図4を参照して説明する。図4は本発明第二実施例装置のブロック構成図である。本発明第二実施例は本発明第一実施例のVP出力制御部4に、クラスB用バッファ32の先頭セルの待ち時間を計測するクラスB用タイマ46を追加した構成である。

【0029】次に、本発明第二実施例の動作を図5および図6を参照して説明する。図5は本発明第二実施例のVC分離部2の動作を示すフローチャートである。図6は本発明第二実施例のVP出力制御部4の動作を示すフローチャートである。まず、セルがVPシェーピング装置1に到着した場合のVC分離部2の動作を図5を参照して説明する。VCI識別部21によりセルのヘッダにあるVCI値を読み取り(S31)、テーブル22を参照し(S32)、そのセルがクラスAのセルであれば(S33)、クラスA用バッファ31に送り(S34)、クラスA用カウンタ44に“1”を加算する(S

35)。そのセルがクラスBのセルであれば(S33)、クラスB用バッファ32に送り(S36)、クラスB用カウンタ45に“1”を加算し(S37)、クラスB用カウンタ45の値が“1”になった時点で(S38)、クラスB用タイマ46をスタートする(S39)。その後は、クラスB用タイマ46は、クラスB用バッファ32からセルが出力されるたびにリセットされるのでクラスB用タイマ46の値は、常にクラスB用バッファ32の先頭セルの待ち時間を表している。VP出力制御部4では、あらかじめ割当てたVPの帯域をもとにVPの最小セル間隔をメモリ42にあらかじめ記憶しておき、VP出力タイマ43がVPシェーピング装置1より直前に出力されたセルとの間隔を計測している。

【0030】続いて、VP出力制御部4の動作を図6を参照して説明する。VP出力タイマ43の値がメモリ42に記憶されたVPの最小セル間隔以上になったら(S41)、クラスB用タイマ46の値と、メモリ42にあらかじめ記憶された最大待ち時間とを比較し(S42)、クラスB用タイマ46の値の方が大きければクラスB用バッファ32の先頭を廃棄し、クラスB用カウンタ45から“1”を減算する(S44)。クラスB用タイマ46の値が、最大待ち時間以下であれば(S42)、クラスA用カウンタ44の値を調べ(S45)、その値が“0”でなければクラスA用バッファ31から先頭セルを出力し(S46)、クラスA用カウンタ44から“1”を減算し(S47)、VP出力タイマ43をリセットして再スタートする(S48)。クラスA用カウンタ44の値が“0”ならば(S45)、クラスB用カウンタ45の値を調べ(S49)、その値が“0”ならば空セルを出力する(S55)。クラスB用カウンタ45の値が“0”でなければ、クラスB用バッファ32から先頭セルを出力し(S50)、クラスB用カウンタ45の値から“1”を減算する(S51)。このとき、クラスB用カウンタ45の値が“0”でなければ、クラスB用タイマ46をリセットし再スタートさせる(S53)。クラスB用カウンタ45が“0”であれば(S52)、クラスB用タイマ46をリセットしストップさせる(S54)。続いて、VP出力タイマ43をリセットし再スタートさせる(S48)。

【0031】本発明第一および第二実施例において、クラスA用バッファ31およびクラスB用バッファ32を共通化し、セルの蓄積されているアドレスをクラスAまたはBにより区別して蓄積し、出力するときはセルのアドレスを選択してクラスAまたはBのセルを選択して出力するように構成することもできる。これにより、VPシェーピング装置1のメモリ量の削減を行うことができる。

【0032】次に、本発明第一および第二実施例装置によるクラスBのVCの最大収容数をシミュレーションにより求めた結果を図7に示す。図7はクラスBの最大収

容数を示す図であり、横軸にクラスAのVCのVPに対する平均負荷をとり、縦軸にクラスBのVCの最大収容数をとる。シミュレーションのパラメータを〔表1〕に示す。

【0033】

〔表1〕

	クラス1	クラス2
ピーク速度	64kbps	1.5Mbps
ピーク比	CBR	0.1
バースト長	—	100cell
10E-4 遅延	500 μ s 以下	10ms 以下

クラスAのVCとしては、音声を想定し、64kbpsのCBR(固定速度サービス)とする。クラスBのVCとしては、データを想定し、ピーク速度1.5Mbps、ピーク比0.1、バースト100セルのVBR(可変速度サービス)とする。遅延条件は、クラスAは即時性を要求されることから500 μ s以下とし、クラスBは即時性を要求されないことから10ms以下とした。VPの速度は52Mbpsとする。

【0034】図7に示すように、クラスAのVCの平均負荷が0.9と高負荷であっても、VPにさらにクラスBのVCを10本収容することが可能である。また、クラスAのVCの平均負荷が小さくなると、それに伴いクラスBのVCの最大収容数が直線的に増加し、クラスAのVCの平均負荷が0.5以下の場合には、VPにさらに100本以上のクラスBのVCを収容することが可能となる。

【0035】次に、本発明第一および第二実施例装置によるVPの最大帯域使用率を従来例装置によるVPの最大帯域使用率で除算した帯域ゲインを図8に示す。図8は本発明第一および第二実施例装置による帯域ゲインを示す図である。横軸にクラスAのVCのVPに対する平均負荷をとり、縦軸に帯域ゲインをとる。クラスAのVCのVPに対する平均負荷の小さい所で帯域ゲインが大きくなっており、本発明の装置は、クラスAのVCのVPに対する平均負荷が大きい領域でも有効であるが、特にクラスAのVCのVPに対する平均負荷の小さい所で有効性が大きい。

【0036】

【発明の効果】以上説明したように、本発明によれば、VPごとのセル間隔を再生するとともに、遅延に対する品質要求の厳しいVCを収容する高品質のVPの空き帯域に、遅延に対する要求の寛容なVCのセルを転送し、網資源を有効に利用することができるVPシェーピング装置を実現することができる。これにより、従来例装置では余分に割当てた帯域を利用して、低品質のVCを転送するサービスを設けることにより、網資源を有効に活用することができるため、セル転送コストの削減がはかれる。

【図面の簡単な説明】

【図1】本発明第一実施例装置のブロック構成図。

【図2】本発明第一実施例のVC分離部の動作を示すフローチャート。

【図3】本発明第一実施例のVP出力制御部の動作を示すフローチャート。

【図4】本発明第二実施例装置のブロック構成図。

【図5】本発明第二実施例のVC分離部の動作を示すフローチャート。

【図6】本発明第二実施例のVP出力制御部の動作を示すフローチャート。

【図7】クラスBの最大収容数を示す図。

【図8】本発明第一および第二実施例装置による帯域ゲインを示す図。

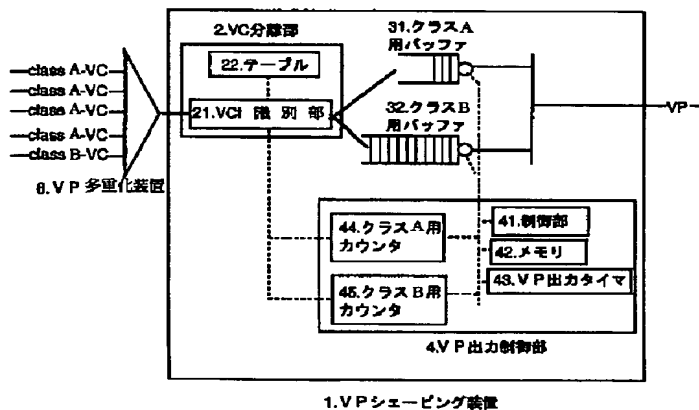
【図9】従来例装置の要部構成図。

【図10】遅延条件を満足する帯域使用率の上限値を示す図。

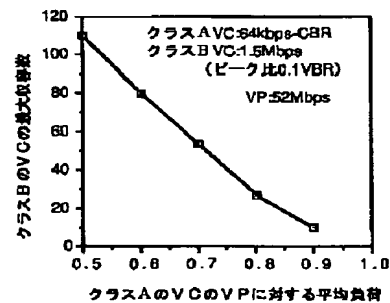
【符号の説明】

- 1、1' VPシェーピング装置
 2 VC分離部
 3、3' セル出力制御部
 4 VP出力制御部
 6、6' VP多重化装置
 20、20' バッファ
 21 VCI識別部
 22 テーブル
 31 クラスA用バッファ
 32 クラスB用バッファ
 41 制御部
 42 メモリ
 43 VP出力タイマ
 44 クラスA用カウンタ
 45 クラスB用カウンタ
 46 クラスB用タイマ

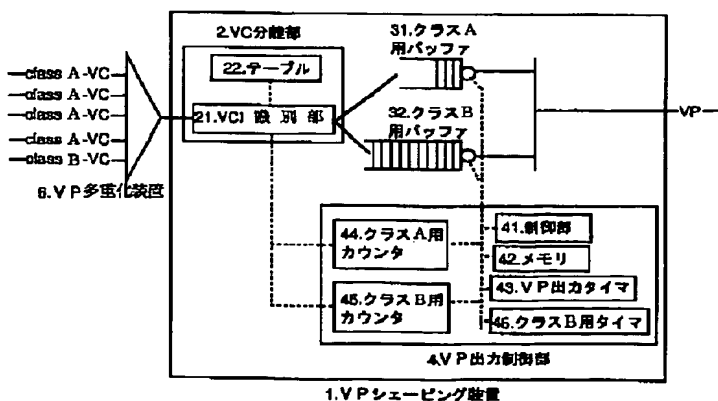
【図1】



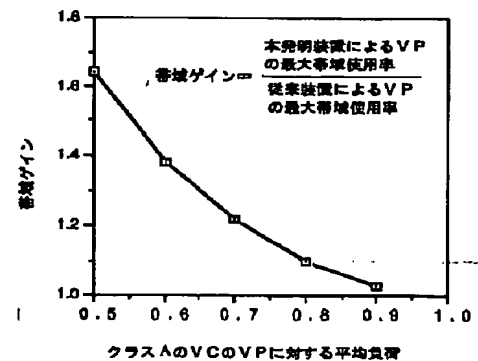
【図7】



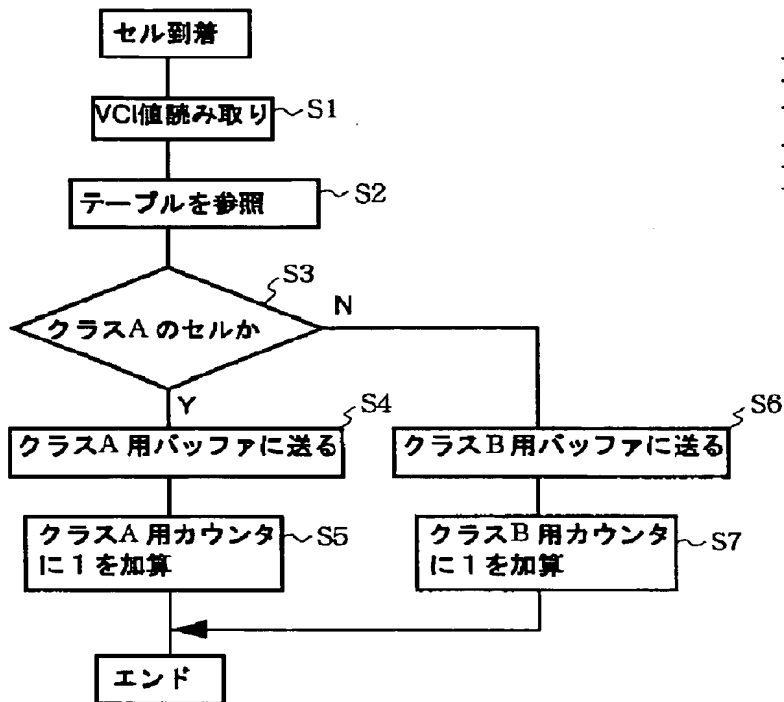
【図4】



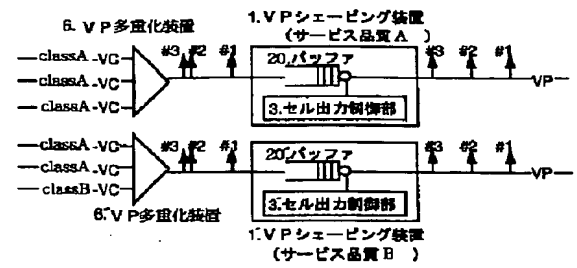
【図8】



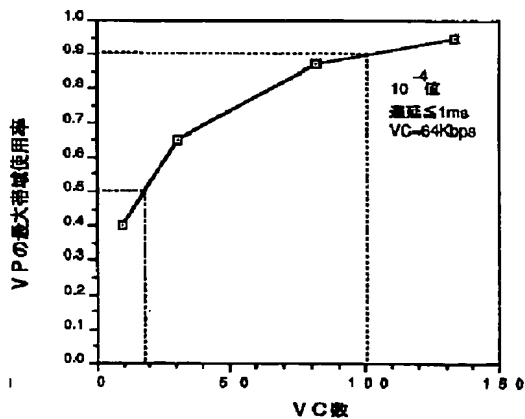
【図2】



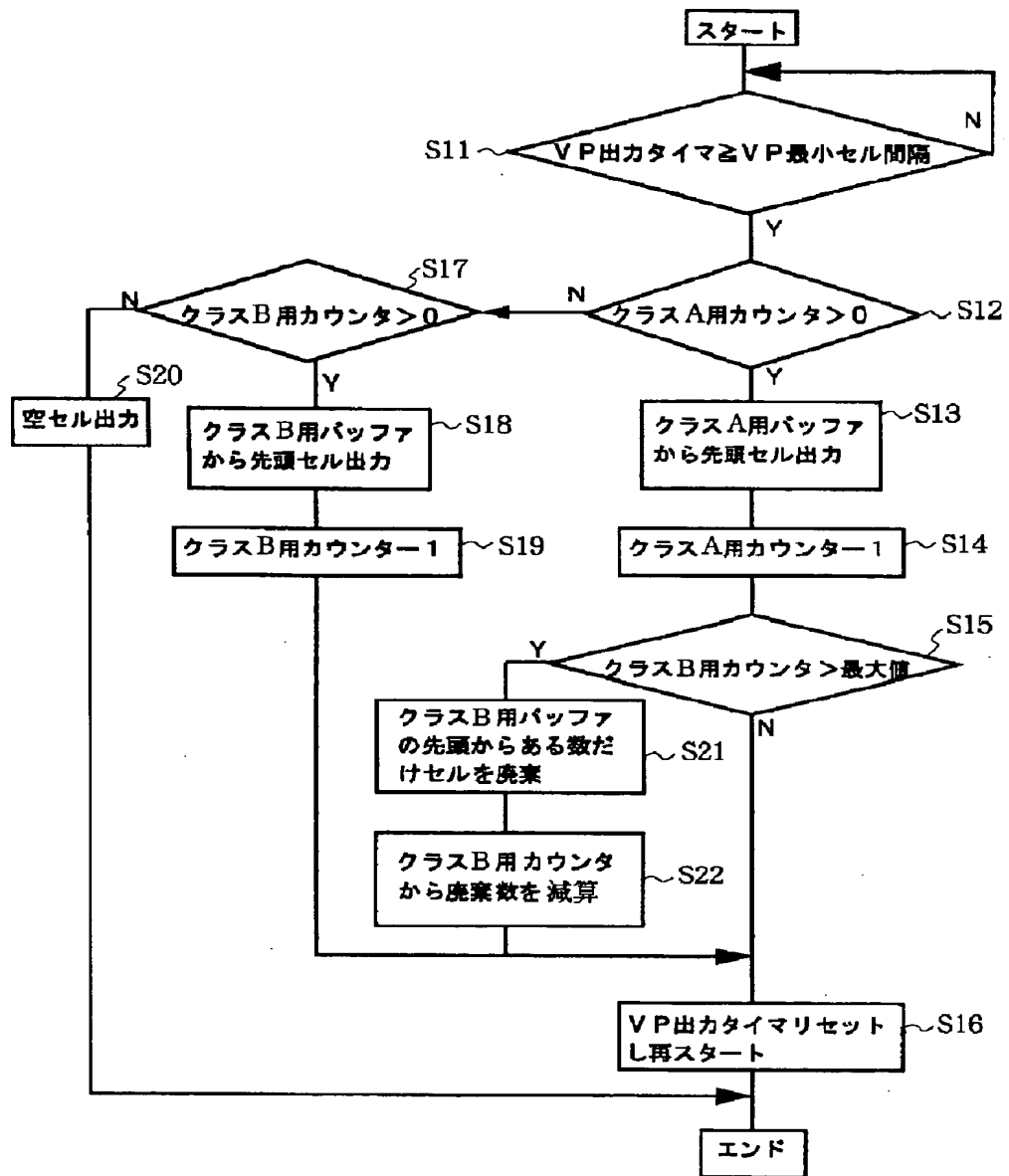
【図9】



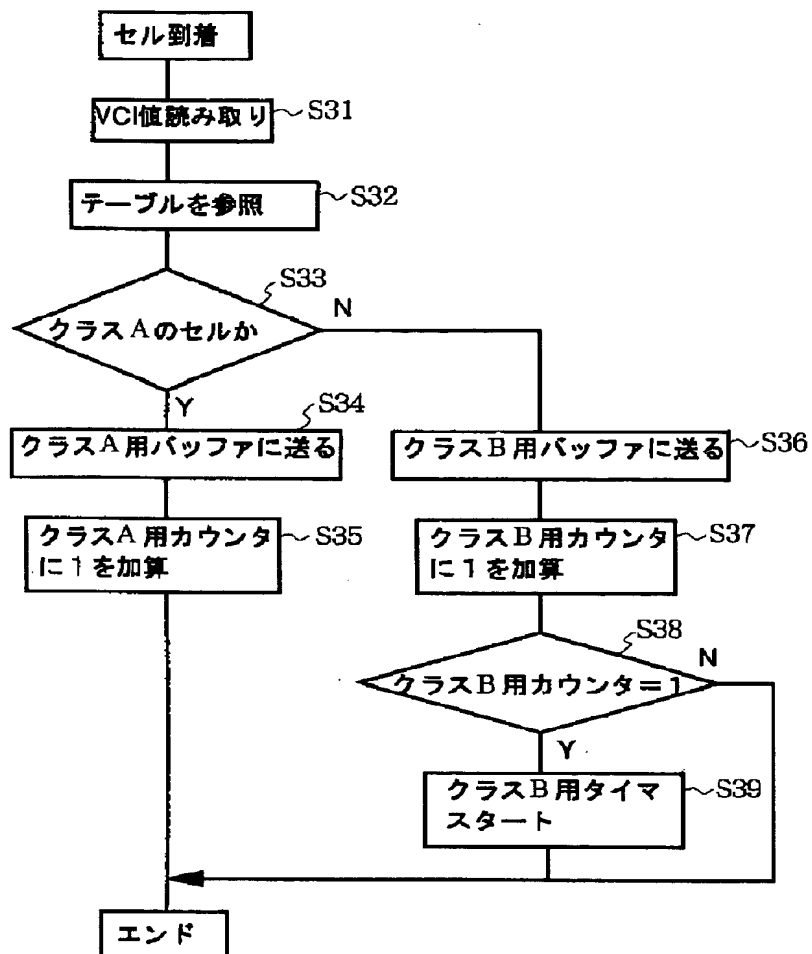
【図10】



【図3】



【図5】



【図6】

